

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)



DEUTSCHES
PATENTAMT

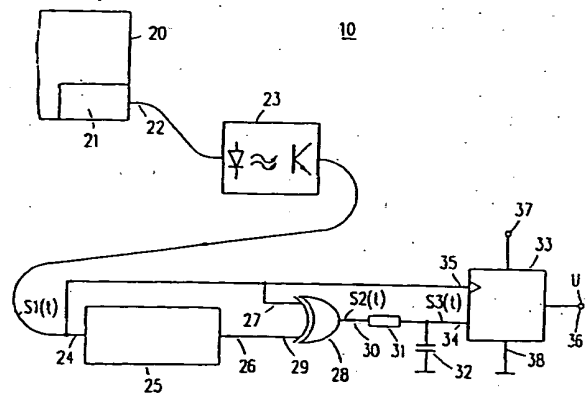
⑳ Aktenzeichen: P 42 24 771.3
㉔ Anmeldetag: 27. 7. 92
㉕ Offenlegungstag: 3. 2. 94

㉚ Anmelder:
Philips Patentverwaltung GmbH, 20097 Hamburg, DE

㉚ Erfinder:
Broeck, Heinz van der, Dr., 5352 Züllich, DE

㉛ Schaltungsanordnung zum Erzeugen eines sinusförmigen Signals

㉜ Es wird eine Schaltungsanordnung zum Erzeugen eines sinusförmigen Signals (U) beschrieben, die durch eine digitale Steuerung in einfacher Weise ansteuerbar ist und durch die mit geringem Schaltungsaufwand ein in seiner Frequenz und Amplitude wählbares, analoges sinusförmiges Signal (U) erzeugt werden kann. Die erfindungsgemäße Schaltungsanordnung gewinnt dieses sinusförmige Signal (U) dazu aus einem pulsweiten- und/oder frequenzveränderbaren, im wesentlichen rechteckförmigen Eingangssignal (S1(t)), dessen Tastverhältnis (a) nach Ablauf jeweils einer vorbestimmten Anzahl von Perioden zur Bildung eines (ersten) Zwischensignals (S2(t)) komplementär verändert wird, worauf das (erste) Zwischensignal (S2(t)) einer Tiefpaßfilterung zum Gewinnen des sinusförmigen Signals (U) unterzogen wird.



Die Erfindung bezieht sich auf eine Schaltungsanordnung zum Erzeugen eines sinusförmigen Signals.

In der Energietechnik werden häufig Spannungen oder Ströme benötigt, die zumindest näherungsweise sinusförmig sind. Sofern die gewünschte Frequenz dieser Spannungen oder Ströme von der Frequenz eines Energieversorgungsnetzes abweicht oder eine Verstellung der Amplituden dieser Spannungen bzw. Ströme erforderlich ist, werden bevorzugt Schaltnetzteile zu deren Erzeugung eingesetzt. Zur Regelung der durch ein solches Schaltnetzteil erzeugten Spannungen bzw. Ströme wird ein Vergleich zwischen einem Sollwert und einem Istwert durchgeführt. Da hierbei der Istwert, d. h. der gemessene Strom bzw. die gemessene Spannung, als analoges Signal vorliegt, verwendet man als Referenzsignal bzw. Sollwert ebenfalls ein analoges, sinusförmiges Signal, welches je nach Auslegung der Schaltnetzteile und deren Belastungen die unterschiedlichsten Frequenzen und Amplituden aufweisen kann. Zur Erzeugung eines derartigen, sinusförmigen Referenzsignals kann ein an sich bekannter, analoger Sinusoszillator verwendet werden, der aus Operationsverstärkern, Widerständen und Kapazitäten aufgebaut sein kann und üblicherweise als RC-Oszillator bezeichnet wird. Die Einstellung der Frequenz bzw. der Amplitude des von einem derartigen Oszillator abgegebenen Signals erfolgt in der Regel über einstellbare Widerstände oder Kondensatoren oder über analoge Spannungen, durch die z. B. auch Widerstands- oder Kapazitätswerte steuerbar sind.

Derartige Sinusoszillatoren weisen jedoch den Nachteil auf, daß die von ihnen abgegebenen Signale in der Regel keine stabilisierte Frequenz haben. Wird z. B. eine sehr exakt eingestellte und gehaltene Frequenz gewünscht, ist es erforderlich, diese aus einem durch einen Schwingquarz stabilisierten Oszillator abzuleiten, gegebenenfalls mit Hilfe eines Frequenzteilers und einer Phasenregelschleife. Dies erfordert einen sehr hohen Schaltungsaufwand.

In vielen Anwendungsfällen ist es erwünscht, die Amplitude und die Frequenz des sinusförmigen Referenzsignals als digitale Signale vorzugeben, vorzugsweise durch eine Mikroprozessorschaltung o. dgl. Dies ist beispielsweise dann von Vorteil, wenn eine derartige Mikroprozessorschaltung schon zur Steuerungsaufgaben innerhalb des Geräts oder der Anordnung Verwendung finden, in dem bzw. der das Schaltnetzteil zum Einsatz gelangen soll. Es ist bereits vorgeschlagen worden, Abtastwerte einer Sinusfunktion in einem Speicher abzulesen und aus diesem sequentiell auszulesen und in einem Digital-Analog-Umsetzer in ein analoges Signal zu wandeln. Für eine Frequenz- und Amplitudeneinstellung wären dann zusätzliche Schaltungsmaßnahmen erforderlich, wodurch insgesamt ein unverhältnismäßig hoher Schaltungs- und Kostenaufwand verursacht wird.

Die Erfindung hat die Aufgabe, eine Schaltungsanordnung zum Erzeugen eines sinusförmigen Signals zu schaffen, die durch eine digitale Steuerung in einfacher Weise ansteuerbar ist und durch die mit geringem Schaltungsaufwand ein in seiner Frequenz und Amplitude wählbares, analoges, sinusförmiges Signal erzeugt werden kann.

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß das sinusförmige Signal aus einem pulsweiten- und/oder frequenzveränderbaren, im wesentlichen rechteckförmigen Eingangssignal abgeleitet wird, dessen Tast-

verhältnis nach Ablauf jeweils einer vorbestimmten Anzahl von Perioden zur Bildung eines (ersten) Zwischensignals komplementär verändert wird, worauf das (erste) Zwischensignal einer Tiefpaßfilterung zum Gewinnen des sinusförmigen Signals unterzogen wird.

Ein in seiner Pulsweite bzw. in seiner Frequenz veränderbares Rechtecksignal bzw. Impulssignal ist mit einfachen Mitteln auch von einfachen Mikroprozessorschaltungen erzeugbar. Mit den zum Betrieb derartiger Mikroprozessorschaltungen erforderlichen Taktsignalen hoher Frequenz einerseits und unter Berücksichtigung der für den Betrieb eines Schaltnetzteils andererseits erforderlichen Frequenzen ist es sehr einfach möglich, derartige Rechtecksignale in einer sehr feinen Abstufung der Frequenz und der Pulsweite bzw. des sich daraus ergebenden Tastgrades zu erzeugen. Die erfindungsgemäße Schaltungsanordnung ermöglicht durch Einstellen dieser beiden Parameter, nämlich der Frequenz und des Tastgrades des im wesentlichen rechteckförmigen Eingangssignals, welches von z. B. einer Mikroprozessorschaltung empfangen wird, mit sehr geringem Schaltungsaufwand eine präzise und feinstufige Einstellung des gewünschten, analogen, sinusförmigen Referenzsignals in Frequenz und Amplitude.

Eine erfindungsgemäße Schaltungsanordnung ist bevorzugt ausgestaltet mit einem Frequenzteiler zum Erzeugen eines frequenzgeteilten Signals aus dem Eingangssignal, einer Verknüpfungsschaltung zum Bilden des in seinem Tastverhältnis nach je einer halben Periode des frequenzgeteilten Signals komplementär veränderten (ersten) Zwischensignals aus dem Eingangssignal sowie einem Tiefpaßfilter zum Gewinnen des sinusförmigen Signals aus dem (ersten) Zwischensignal. Eine derart ausgestaltete Schaltungsanordnung weist einen sehr einfachen und kostengünstigen Aufbau auf. Der Frequenzteiler und die Verknüpfungsschaltung sind dabei als digitale Signalverarbeitungsstufen ausgestaltet, wobei der Frequenzteiler ein festes Teilverhältnis aufweist, durch das die vorbestimmte Anzahl von Perioden des im wesentlichen rechteckförmigen Eingangssignals der Schaltungsanordnung abgezählt bzw. dargestellt wird. Durch die Verknüpfungsschaltung, der das frequenzgeteilte Signal vom Ausgang des Frequenzteilers zugeleitet wird, wird das Tastverhältnis des Eingangssignals durch das frequenzgeteilte Signal umgeschaltet. Dabei entspricht jedem der beiden Signalwerte des frequenzgeteilten Signals (zwei digitale Zustände) ein vorbestimmter Wert des Tastverhältnisses, das zwischen diesen beiden Werten nach jeweils einer halben Periode des frequenzgeteilten Signals komplementär umgeschaltet bzw. verändert wird. Das bedeutet, daß zum Beginn einer ersten halben Periode des frequenzgeteilten Signals vom ersten Wert des Tastverhältnisses auf den zweiten Wert übergegangen wird, am Ende dieser halben Periode vom zweiten auf den ersten Wert des Tastverhältnisses zurückgegangen wird, zum Ende der zweiten halben Periode wieder zum zweiten Wert übergegangen wird, usw. Dabei ist lediglich von Bedeutung, daß die Änderung des Tastverhältnisses im jeweils nachfolgenden Schritt wieder aufgehoben wird, um letztlich ein Signal mit konstantem Nullpunkt und konstanter Amplitude zu erhalten. Bevorzugt wird zum Bilden des (ersten) Zwischensignals der Wert des Tastverhältnisses des Eingangssignals durch die Verknüpfungsschaltung nach jeder halben Periode des frequenzgeteilten Signals auf das Komplementäre des letzten Wertes umgeschaltet. Beträgt also das Tastverhältnis in der ersten halben Periode des frequenzgeteilten Signals einen Wert a ,

wird es in der nächsten halben Periode auf 1—a eingestellt, in der nachfolgenden halben Periode wieder auf a, usw. Durch diese Ausgestaltung werden durch das Umschalten bedingte Störungen weitgehend vermieden und wird somit auch bei der Erzeugung sinusförmiger Signale mit sehr geringer Amplitude ein sehr sauberer Signalverlauf erhalten. Außerdem wird ein definierter Nullpunkt dieses sinusförmigen Signals gewährleistet, und die Amplitude kann bis einschließlich Null verkleinert werden.

In einer besonders einfachen Ausgestaltung wird zum Bilden des (ersten) Zwischensignals das Eingangssignal durch die Verknüpfungsschaltung nach jeder halben Periode des frequenzgeteilten Signals invertiert. Dazu kann bevorzugt ein Exklusiv-Oder-Gatter herangezogen werden.

Das Tiefpaßfilter weist nach einer Fortbildung der Erfindung eine erste Filterstufe zum Vorfiltern des (ersten) Zwischensignals zum Gewinnen eines im wesentlichen rechteckförmigen zweiten Zwischensignals sowie eine zweite Filterstufe auf, durch die aus dem zweiten Zwischensignal das sinusförmige Signal gewonnen wird. Bei dieser Ausgestaltung wird die Tiefpaßfilterung in zwei Schritte aufgeteilt, wodurch der zweiten Filterstufe bereits ein aufbereitetes Signal zugeführt werden kann, welches eine präzisere Filterung in der zweiten Filterstufe ermöglicht. Das erwünschte, sinusförmige Signal wird dadurch besonders störmäßig erhalten. Der Schaltungsaufwand durch die Zerteilung der Tiefpaßfilterung ist dadurch gering zu halten, daß bevorzugt die erste Filterstufe als RC-Glied ausgebildet ist.

An dieser Stelle sei darauf hingewiesen, daß aus der GB-A 2 062 990 ein digitaler Funktionsgenerator zum Erzeugen von Signalen für das Mehrfrequenzton-Wählverfahren in Telefonsystemen bekannt ist, der einen Taktgenerator, programmierbare Teiler und bistabile Schaltungen aufweist, um zwei Impulsfolgen unterschiedlicher Frequenzen und gegebenenfalls Tastverhältnisse zu erzeugen. Durch ein Exklusiv-Oder-Gatter werden diese beiden Impulsfolgen zur Bildung einer pulsweitenmodulierten Impulsfolge verknüpft, die eine Niederfrequenzkomponente aufweist, deren Frequenz der Differenz, d. h. der Schwebungsfrequenz zwischen den Frequenzen der beiden Impulsfolgen unterschiedlicher Frequenzen entspricht. Mit dieser Schaltungsanordnung werden sinusförmige Signale durch trapezförmige Signalverläufe grob angenähert. Durch Umschalten der programmierbaren Teiler sind einige festliegende Frequenzen einstellbar, die für das erwähnte Telefonwählverfahren benötigt werden. Die bekannte Schaltungsanordnung weist im Anschluß an das Exklusiv-Oder-Gatter ebenfalls ein Tiefpaßfilter auf. Durch den gesondert vorzusehenden Taktgenerator und insbesondere die programmierbaren Teiler entsteht aber ein unverhältnismäßig hoher Schaltungsaufwand bei jedoch nur geringen Einstellmöglichkeiten für die Frequenz. Eine Einstellmöglichkeit für die Amplitude ist nicht vorgesehen.

Die zweite Filterstufe der erfindungsgemäßen Schaltungsanordnung ist bevorzugt als zeitdiskret arbeitendes Filter ausgebildet. Sie kann insbesondere mit geschalteten Kapazitäten aufgebaut und mit dem Eingangssignal der erfindungsgemäßen Schaltungsanordnung getaktet werden. Derartige Filter zeichnen sich durch eine besonders hohe Störunterdrückung sowie eine Durchlaßkennlinie mit sehr steiler Zunahme der Dämpfung oberhalb einer vorgebbaren Grenzfrequenz aus. Sie sind darüber hinaus preiswert und ermöglichen

so einen kostengünstigen und zugleich leistungsfähigen Aufbau der erfindungsgemäßen Schaltungsanordnung.

Zur einfachen Potentialtrennung, die bei aus einem Energieversorgungsnetz gespeisten Anordnungen von Nöten sein kann, ist das pulsweiten- und/oder frequenzveränderbare Eingangssignal dem Frequenzteiler, der Verknüpfungsschaltung und gegebenenfalls dem Tiefpaßfilter über ein galvanisch trennendes Koppelglied zuführbar. Dieses kann bevorzugt als optisches Koppelglied ausgebildet sein. Damit ist eine vollständige und störsichere Potentialtrennung sehr einfach erreichbar.

Zusammengefaßt ergeben sich für die erfindungsgemäße Schaltungsanordnung die folgenden Vorteile:

— Die digitalen Schaltungskomponenten sind sehr einfach aufgebaut. Insbesondere kann die Verwendung eines Digital-Analog-Umsetzers vermieden werden.

— Durch die Ableitung des Eingangssignals aus einem Mikroprozessor o. dgl. ist auch die Frequenz des erzeugten sinusförmigen Signals ohne zusätzliche Maßnahmen quarzstabilisiert.

— In einer modularen Aufbauform kann die erfindungsgemäße Schaltungsanordnung leicht für mehrphasige Energieversorgungsnetze ausgelegt werden.

— Frequenz und Amplitude des sinusförmigen Signals sind sehr einfach über eine Impulsfolge mit konstantem Tastverhältnis und konstanter Periodendauer vorgebbar. Einstellungen der Frequenz und der Amplitude sind durch Veränderung des Tastverhältnisses und der Periodendauer leicht vornehmbar.

— Eine vollständige Potentialtrennung ist mit geringem Aufwand möglich.

Zur Erläuterung der Erfindung und ihrer Ausführungsformen wird auf die Zeichnung verwiesen. Darin zeigt

Fig. 1 ein schematisches Blockschaltbild zu einem Schaltnetzteil, in dem die erfindungsgemäße Schaltungsanordnung Anwendung findet,

Fig. 2 ein Blockschaltbild einer Ausgestaltung der Erfindung,

Fig. 3 ein Beispiel für den zeitlichen Verlauf eines pulsweiten- und/oder frequenzveränderbaren, im wesentlichen rechteckförmigen Eingangssignals der erfindungsgemäßen Schaltungsanordnung,

Fig. 4 Signalverläufe der Schaltungsanordnung gemäß Fig. 2 und

Fig. 5 weitere Signalverläufe zur Erläuterung der Funktionsweisen von Ausführungsformen der Erfindung.

Das Blockschaltbild nach Fig. 1 umfaßt einen Wechselrichter 1, dem als Teil eines Schaltnetzteils eine Gleichspannung über Anschlüsse 2, 3 zugeführt wird. Diese Gleichspannung wird beispielsweise durch Gleichrichtung und Siebung oder eine gleichwertige Aufarbeitung aus einem Energieversorgungsnetz gewonnen. Im Wechselrichter 1 wird daraus eine sinusförmige Wechselspannung erzeugt und über Anschlüsse 4, 5 zum Speisen einer Last abgegeben. Mit dem Anschluß 4 ist ein Meßorgan 6 verbunden, welches im vorliegenden Beispiel als Stromsensor (Stromwandler oder dergl.) zum Messen des vom Wechselrichter 1 über die Anschlüsse 4, 5 abgegebenen Stromes ausgebildet ist. Der dadurch gewonnene Strom-Istwert, der als analoges Signal vorliegt, wird einem ersten Eingang 7 einer

Subtrahierstufe 8 zugeführt, deren zweitem Eingang 9 ein sinusförmiges Referenzsignal von einer Referenzsignalquelle 10 zugeleitet wird. Ein aus der Differenz zwischen dem Differenzsignal und dem Strom-Istwert gebildetes Fehlersignal wird von einem Ausgang 11 der Subtrahierstufe 8 einem ersten Eingang 12 eines Komparators 13 zugeleitet, dessen zweitem Eingang 14 ein dreieckförmiges Signal — vorzugsweise eine Trägerschwingung mit aufmodulierter, hochfrequenter Schwindung — zugeleitet wird. Ein vom Komparator 13 an seinem Ausgang 15 abgegebenes Signal dient zum Nachsteuern des Wechselrichters 1.

Die Referenzsignalquelle 10, die zur Vorgabe eines Sollwertes für die von dem Wechselrichter 1 abgegebene Spannung bzw. den Strom dient, liefert ein analoges, sinusförmiges Referenzsignal, wobei jedoch erwünscht ist, dessen Kenngrößen, wie beispielsweise die Frequenz und die Amplitude, durch digitale Signale bzw. digitale Signalverarbeitungsschaltungen vorgeben zu können. Diesem Zweck dient die erfindungsgemäße Schaltungsanordnung, von der ein Ausführungsbeispiel blockschematisch in Fig. 2 dargestellt ist. Darin ist mit dem Bezugszeichen 20 eine Mikroprozessorschaltung gekennzeichnet, die einen Schaltungsteil 21 aufweist, von dem, gesteuert durch die Mikroprozessorschaltung 20, ein pulsweiten- und/oder frequenzveränderbares, im wesentlichen rechteckförmiges Signal erzeugt und an einem Ausgang 22 abgegeben wird. Anstelle einer Mikroprozessorschaltung 20 kann auch eine andere Anordnung, beispielsweise ein kundenspezifischer Schaltkreis, zum Einsatz gelangen, der die erforderlichen Steuerfunktionen ausführen kann.

Das am Ausgang 20 abgegebene, pulsweiten- und/oder frequenzveränderbare Signal, welches als Eingangssignal für die nachfolgende Schaltungsanordnung zum Erzeugen eines sinusförmigen Referenzsignals dient, ist mit $S1(t)$ bezeichnet und in Fig. 3 in seinem Zeitverlauf wiedergegeben. Es weist einen im wesentlichen rechteckförmigen Verlauf mit der Periodendauer T auf sowie mit einem Tastverhältnis a , so daß, beginnend mit einem als Nullpunkt definierten Zeitpunkt, $S1(t)$ einen hohen Wert annimmt und zum Zeitpunkt $a \times T$ auf einen niedrigen Pegel übergeht, der bis zum Zeitpunkt T beibehalten wird, wonach wiederum der hohe Pegel angenommen wird usw. Im Diagramm nach Fig. 3 ist die fortlaufende Zeit mit t bezeichnet.

Das Signal $S1(t)$ kann in der Mikroprozessorschaltung 20 oder einer gleichwertigen Anordnung in einfacher Weise durch Abzählen von Perioden eines in dieser Schaltung intern vorhandenen Taktsignals hoher Frequenz erzeugt werden. Insbesondere, wenn die Periodendauer dieses internen Taktsignals sehr klein gegenüber der Periodendauer T des Signals $S1(t)$ ist, kann das Signal $S1(t)$ mit sehr feiner Stufung in seiner Frequenz und seinem Tastverhältnis a eingestellt werden.

Das Signal $S1(t)$, welches als Eingangssignal der Schaltungsanordnung zum Erzeugen eines sinusförmigen Referenzsignals dient, wird im Ausführungsbeispiel nach Fig. 2 vom Ausgang 22 über einen zur galvanischen Trennung eingefügten Optokoppler 23 einem Eingang 24 eines Frequenzteilers 25 zugeführt. Der Frequenzteiler 25 weist ein festes Teilverhältnis auf, um das die Frequenz des Eingangssignals $S1(t)$ geteilt wird. Ein entsprechend frequenzgeteiltes Signal wird am Ausgang 26 des Frequenzteilers 25 abgegeben.

Das Eingangssignal $S1(t)$ wird außerdem einem ersten Eingang 27 einer Verknüpfungsschaltung 28 zugeführt, die einen zweiten Eingang 29 aufweist, dem das fre-

quenzgeteilte Signal vom Ausgang 26 des Frequenzteilers 25 zugeleitet wird. Die Verknüpfungsschaltung 28 liefert an einem Ausgang 30 ein in seinem Tastverhältnis nach je einer halben Periode des frequenzgeteilten Signals komplementär verändertes erstes Zwischensignal. Im vorliegenden Beispiel ist die Verknüpfungsschaltung 28 als Exklusiv-Oder-Gatter ausgeführt, durch das, je nach dem Pegel des am Ausgang 26 abgegebenen frequenzgeteilten Signals, das am ersten Eingang 27 zugeführte Eingangssignal $S1(t)$ unverändert oder invertiert zum Ausgang 30 durchgelassen wird. Dadurch wechselt das Tastverhältnis des ersten Zwischensignals am Ausgang 30 zwischen dem Wert a und dem Wert $1-a$.

Ein Beispiel für derartige Signalverläufe ist in Fig. 4 dargestellt. Fig. 4a zeigt den zeitlichen Verlauf eines Eingangssignals $S1(t)$ mit hohem Tastverhältnis a . Wie bereits in Fig. 3 gezeigt, weist das Signal $S1(t)$ die Periodendauer T auf. Durch Frequenzteilung im Frequenzteiler 25 entsteht an dessen Ausgang 26 das frequenzgeteilte Signal mit einer Periodendauer TU und einem Tastverhältnis von 50%. Wird gemäß diesem frequenzgeteilten Signal das Eingangssignal $S1(t)$ nach Ablauf je einer halben Periodendauer invertiert, ergibt sich der in Fig. 4b) als $S2$ bezeichnete Signalverlauf über der Zeit t . Das erste Zwischensignal $S2$ entspricht im Zeitintervall zwischen Null und dem Zeitpunkt $TU/2$ dem Invertierten des Eingangssignals $S1(t)$ und im Intervall $TU/2$ bis TU unmittelbar dem Eingangssignal $S1(t)$.

Das erste Zwischensignal $S2(t)$ vom Ausgang 30 der Verknüpfungsschaltung 28 wird im Ausführungsbeispiel nach Fig. 2 in einem aus einem Längswiderstand 31 und einer Querkapazität 32 bestehenden RC-Filter, das eine erste Filterstufe zum Vorfiltern des ersten Zwischensignals bildet, in ein im wesentlichen rechteckförmiges zweites Zwischensignal überführt, das in Fig. 4c) dargestellt und mit $S3$ bezeichnet ist. Im beschriebenen Ausführungsbeispiel enthält das zweite Zwischensignal $S3$ noch eine Restwelligkeit vom ersten Zwischensignal $S2$, da die erste Filterstufe 31, 32 nur eine grobe Unterdrückung der hochfrequenten Signalkomponenten — mit einer Periodendauer von T und Harmonischen davon — vornimmt.

Zum Erzeugen eines oberwellenfreien oder zumindest oberwellenarmen sinusförmigen Signals wird das zweite Zwischensignal $S3$ einer zweiten Filterstufe 33 an ihrem Signaleingang 34 zugeleitet. Die zweite Filterstufe 33 ist als zeitdiskret arbeitendes Filter mit geschalteten Kapazitäten aufgebaut. Derartige, auch als "switched-capacitor-filter" bezeichnete Anordnungen sind im Prinzip bekannt. Als Taktsignal wird der zweiten Filterstufe 33 über einen Takteingang 35 das Eingangssignal $S1(t)$ zugeleitet. Dadurch ist die zweite Filterstufe 33 stets mit diesem Signal synchronisiert; Fehler durch Frequenzverschiebungen zwischen dem Taktsignal der zweiten Filterstufe 33 und ihrem Eingangssignal, dem zweiten Zwischensignal $S3(t)$ am Signaleingang 34, werden daher von vornherein vermieden. Am Ausgang 36 liefert die zweite Filterstufe 33 ein sinusförmiges Signal U , das mit in Fig. 4d) schematisch wiedergegeben ist. Abgesehen von einer Nullpunktverschiebung, die dem halben Wert einer dem Verknüpfungsglied 28 zugeführten Versorgungsspannung entspricht und von der Frequenz sowie dem Tastverhältnis a unabhängig ist, weist der Kurvenverlauf nach Fig. 4d) eine treppenförmige Ausgestaltung entsprechend der mit der Frequenz des Eingangssignals $S1(t)$ zeitdiskreten Arbeitsweise der zweiten Filterstufe auf. Dieser jedoch geringe Oberwellenanteil kann wahlweise mit einer einfachen, nachge-

geschalteten Filterstufe, beispielsweise ebenfalls ein RC-Glied, unterdrückt werden. In dem Maße, in dem jedoch das Frequenzteilverhältnis des Frequenzteilers 25 in der Praxis vergrößert ist, verringert sich der gegebenenfalls verbleibende Oberwellenanteil im sinusförmigen Signal U.

Die zweite Filterstufe 33 ist zu ihrer Energieversorgung mit einem Anschluß 37 an eine Energieversorgungsquelle und mit einem anderen Anschluß 38 mit Masse verbunden.

Aus den Funktionsverläufen der Fig. 4 ist erkennbar, daß der auf eine halbe Periodendauer $TU/2$ bezogene Mittelwert des ersten Zwischensignals $S2$ und damit die Amplitude des zweiten Zwischensignals $S3$ unmittelbar vom Tastverhältnis a abhängen, so daß durch das Tastverhältnis a unmittelbar die Amplitude des sinusförmigen Signals U vorgegeben wird. Über das festliegende Teilverhältnis des Frequenzteilers 25 ist die Frequenz des sinusförmigen Signals U unmittelbar proportional der Frequenz des Eingangssignals $S1(t)$. Die Frequenz ist daher selbsttätig im gleichen Maße stabilisiert wie die Arbeitsfrequenzen der Mikroprozessorschaltung 20. Wird diese durch einen quarzstabilisierten Oszillator betrieben, ist auch die Frequenz des sinusförmigen Signals U ohne zusätzlichen Schaltungsaufwand quarzstabilisiert.

Die Ausbildung der zweiten Filterstufe 33 als Filter mit geschalteten Kapazitäten hat den Vorteil, daß auch für niedrige Frequenzen des sinusförmigen Signals U nur ein geringer Schaltungsaufwand erforderlich ist. Dabei weisen derartige Filterstufen eine sehr steile Dämpfungszunahme oberhalb einer Grenzfrequenz auf, die aus der Frequenz des am Takteingang 35 zugeführten Taktsignals durch Division dieser Frequenz durch einen vorgegebenen Faktor bestimmt wird. Dieser als Filterfaktor bezeichnete Faktor ist bauartbedingt und durch die Konstruktion des Filters mit geschalteten Kapazitäten einstellbar. Im vorliegenden Ausführungsbeispiel ist dieser Filterfaktor kleiner oder gleich dem Teilverhältnis des Frequenzteilers 25 zu wählen.

In einer Abwandlung des Ausführungsbeispiels nach Fig. 2 kann auch vorgesehen werden, daß die Mikroprozessorschaltung 20 unmittelbar ein pulsweiten- und/oder frequenzveränderbares Eingangssignal erzeugt, welches periodisch mit der gewünschten Periodendauer TU abwechselnd invertiert wird. Das bedeutet, daß das Signal nach Fig. 4b), also das erste Zwischensignal, unmittelbar durch die Mikroprozessorschaltung erzeugt wird. Der Frequenzteiler 25 und die Verknüpfungsschaltung 28 können dann entfallen. Aus diesem Signal kann das Taktsignal für die zweite Filterstufe abgeleitet werden, so daß weiterhin nur ein Optokoppler 23 vorgesehen werden muß.

Fig. 5 zeigt einige Signalverläufe des Eingangssignals $S1$ sowie des ersten Zwischensignals $S2$ schematisch zur Veranschaulichung für zwei Beispiele mit verschiedenen Werten für das Tastverhältnis a . Die Teilfig. 5a), b) und c) sind für ein Tastverhältnis von 25% skizziert, während in den Teilfig. 5d), e) und f) ein Beispiel für ein Tastverhältnis von 50% dargestellt ist.

Fig. 5a) zeigt dazu beispielhaft einen Verlauf für das Eingangssignal $S1(t)$ während einer Periodendauer TU . Das gemäß Fig. 5b) gebildete erste Zwischensignal $S2(t)$ ist in der ersten Halbperiode bis zum Zeitpunkt $TU/2$ mit dem Eingangssignal $S1(t)$ identisch und in der zweiten Halbperiode zwischen den Zeitpunkten $TU/2$ und TU gleich dem Inversen des Eingangssignals $S1(t)$. Entsprechend zeigt Fig. 5e) das aus dem Eingangssignal

$S1(t)$ gemäß Fig. 5d) gebildete erste Zwischensignal $S2(t)$, das ebenfalls im Zeitabschnitt zwischen den Zeitpunkten $TU/2$ und TU gegenüber dem Eingangssignal $S1(t)$ invertiert ist.

Aus den Fig. 5b) und insbesondere 5e) wird deutlich, daß bei der einfachen Signalinversion an den Umschaltzeitpunkten $TU/2$, TU , usw. Störungen im Verlauf des ersten Zwischensignals $S2(t)$ auftreten, die eine Abweichung vom für die einzelnen Halbperioden des frequenzgeteilten Signals erwünschten Wert des Tastverhältnisses ergeben. Besonders deutlich wird dies in Fig. 5e) mit einem Tastverhältnis a von 50%, welches bei der Inversion unverändert bleiben soll. An den Umschaltzeitpunkten $TU/2$, TU , usw. treten jedoch verlängerte Zeitintervalle konstanten Signalpegels auf, die sich als Störungen in den Nulldurchgängen des sinusförmigen Signals bemerkbar machen können. Diese Störungen können dadurch vermieden werden, daß nach jeweils einer halben Periode TU des sinusförmigen Signals das erste Zwischensignal nicht durch Inversion, sondern vielmehr durch eine periodische Umschaltung des Tastverhältnisses aus dem Eingangssignal $S1(t)$ gewonnen wird. In Fig. 5a) bedeutet dies, daß das Tastverhältnis a periodisch von 25% auf 75% und umgekehrt umgeschaltet wird. Dabei ergibt sich ein zeitlicher Verlauf für das erste Zwischensignal $S2(t)$ gemäß Fig. 5c). Für den Fall eines Tastverhältnisses a von 50% erhält man entsprechend einen Verlauf für das erste Zwischensignal $S2(t)$ gemäß Fig. 5f). Insbesondere an diesem letzten Beispiel ist deutlich der fehlerfreie Verlauf an den Umschaltzeitpunkten $TU/2$, TU , usw. erkennbar. Mit den ersten Zwischensignalen $S2(t)$ gemäß Fig. 5c) und f) treten die erwähnten Störungen an den Nulldurchgängen des sinusförmigen Signals nicht auf. Der Vollständigkeit halber sei noch erwähnt, daß aus dem ersten Zwischensignal $S2(t)$ gemäß Fig. 5f) ein sinusförmiges Signal U mit der Amplitude Null gewonnen wird.

Patentansprüche

1. Schaltungsanordnung zum Erzeugen eines sinusförmigen Signals (U) aus einem pulsweiten- und/oder frequenzveränderbaren, im wesentlichen rechteckförmigen Eingangssignal ($S1(t)$), dessen Tastverhältnis (a) nach Ablauf jeweils einer vorbestimmten Anzahl von Perioden zur Bildung eines (ersten) Zwischensignals ($S2(t)$) komplementär verändert wird, worauf das (erste) Zwischensignal ($S2(t)$) einer Tiefpaßfilterung zum Gewinnen des sinusförmigen Signals (U) unterzogen wird.
2. Schaltungsanordnung nach Anspruch 1 mit
 - einem Frequenzteiler (25) zum Erzeugen eines frequenzgeteilten Signals aus dem Eingangssignal ($S1(t)$),
 - einer Verknüpfungsschaltung (28) zum Bilden des in seinem Tastverhältnis (a) nach je einer halben Periode ($TU/2$) des frequenzgeteilten Signals komplementär veränderten (ersten) Zwischensignals ($S2(t)$) aus dem Eingangssignal ($S1(t)$)
 - sowie einem Tiefpaßfilter (31, 32, 33) zum Gewinnen des sinusförmigen Signals (U) aus dem (ersten) Zwischensignal ($S2(t)$).
3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß das Tiefpaßfilter (31, 32, 33) eine erste Filterstufe (31, 32) zum Vorfiltern des (ersten) Zwischensignals ($S2(t)$) zum Gewinnen eines im wesentlichen rechteckförmigen zweiten

Zwischensignals ($S3(t)$) sowie eine zweite Filterstufe (33) aufweist, durch die aus dem zweiten Zwischensignal ($S3(t)$) das sinusförmige Signal (U) gewonnen wird.

4. Schaltungsanordnung nach Anspruch 3, dadurch gekennzeichnet, daß die erste Filterstufe (31, 32) als RC-Glied ausgebildet ist.

5. Schaltungsanordnung nach Anspruch 3 oder 4, dadurch gekennzeichnet, daß die zweite Filterstufe (33) als zeitdiskret arbeitendes Filter ausgebildet ist.

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die zweite Filterstufe (33) mit geschalteten Kapazitäten aufgebaut ist.

7. Schaltungsanordnung nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß die zweite Filterstufe (33) mit dem Eingangssignal ($S1(t)$) getaktet wird.

8. Schaltungsanordnung nach einem der Ansprüche 2 bis 7, dadurch gekennzeichnet, daß zum Bilden des (ersten) Zwischensignals ($S2(t)$) der Wert des Tastverhältnisses (a) des Eingangssignals ($S1(t)$) durch die Verknüpfungsschaltung (28) nach jeder halben Periode ($TU/2$) des frequenzgeteilten Signals auf das Komplementäre des letzten Wertes umgeschaltet wird.

9. Schaltungsanordnung nach einem der Ansprüche 2 bis 7, dadurch gekennzeichnet, daß zum Bilden des (ersten) Zwischensignals ($S2(t)$) das Eingangssignal ($S1(t)$) durch die Verknüpfungsschaltung (28) nach jeder halben Periode ($TU/2$) des frequenzgeteilten Signals invertiert wird.

10. Schaltungsanordnung nach einem der Ansprüche 2 bis 9, dadurch gekennzeichnet, daß das pulsweiten- und/oder frequenzveränderbare Eingangssignal ($S1(t)$) dem Frequenzteiler (25), der Verknüpfungsschaltung (28) und gegebenenfalls dem Tiefpaßfilter (31, 32, 33) über ein galvanisch trennendes Koppelglied (23) zuführbar ist.

Hierzu 3 Seite(n) Zeichnungen

40

45

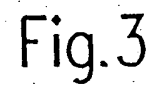
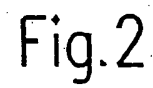
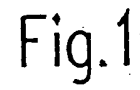
50

55

60

65

- Leerseite -



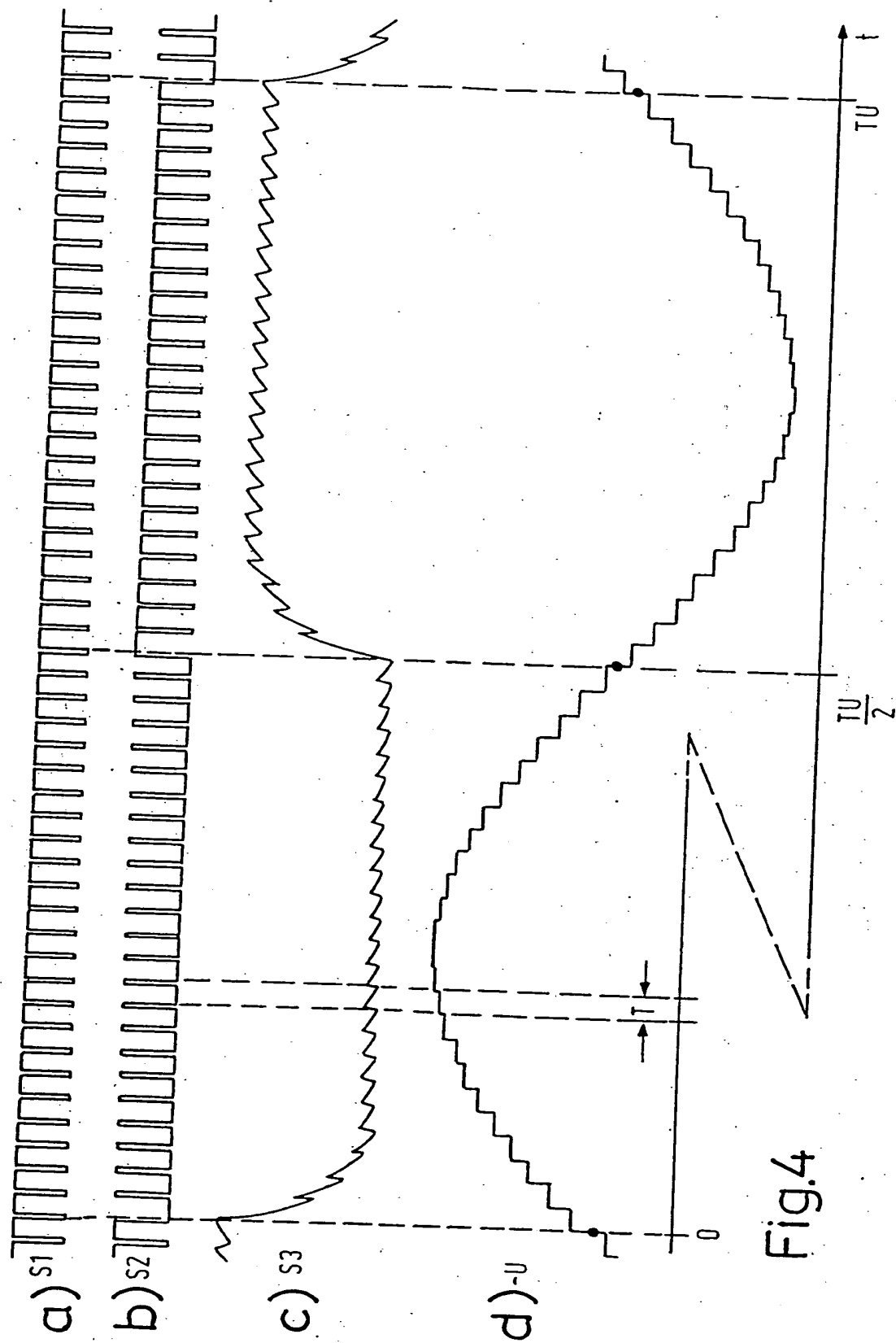


Fig.4

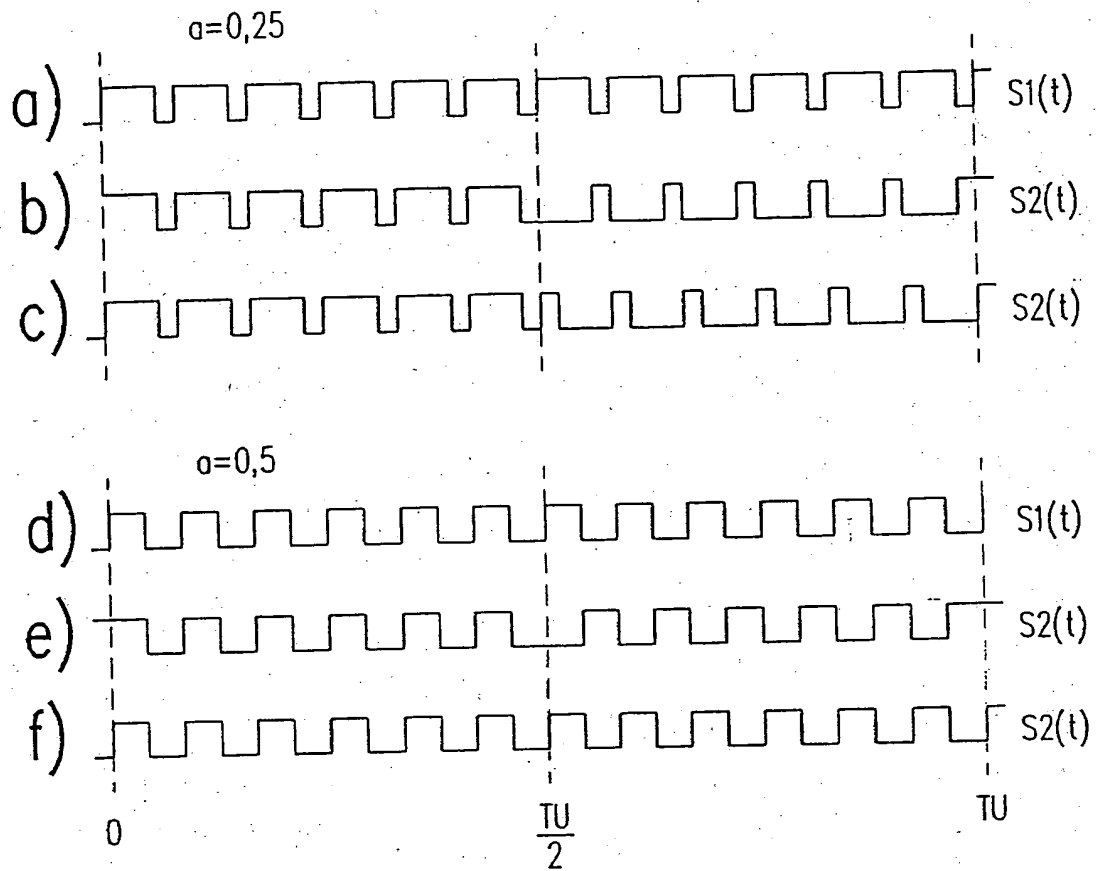


Fig.5